

10/501, 150

Rec'd PCT/PTO

JAN 2006

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局(43) 国際公開日  
2004年12月16日 (16.12.2004)

PCT

(10) 国際公開番号  
WO 2004/109694 A1(51) 国際特許分類<sup>7</sup>: G11B 20/18, 20/12, H03M 13/27

市 宮野町 7-1-3 37 Osaka (JP). 中村 敬 (NAKAMURA,Takashi) [JP/JP]; 〒572-0030 大阪府 寝屋川市 池田本町 19-2 1-6 12 Osaka (JP).

(21) 国際出願番号: PCT/JP2003/006909

(74) 代理人: 早瀬 憲一 (HAYASE,Kenichi); 〒532-0003 大阪府 大阪市 淀川区宮原3丁目4番30号 ニッセイ新大阪ビル13階 早瀬特許事務所 Osaka (JP).

(22) 国際出願日: 2003年6月2日 (02.06.2003)

(81) 指定国(国内): CN, JP, US.  
(84) 指定国(広域): ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR).

(25) 国際出願の言語: 日本語

添付公開書類:  
— 國際調査報告書

(26) 国際公開の言語: 日本語

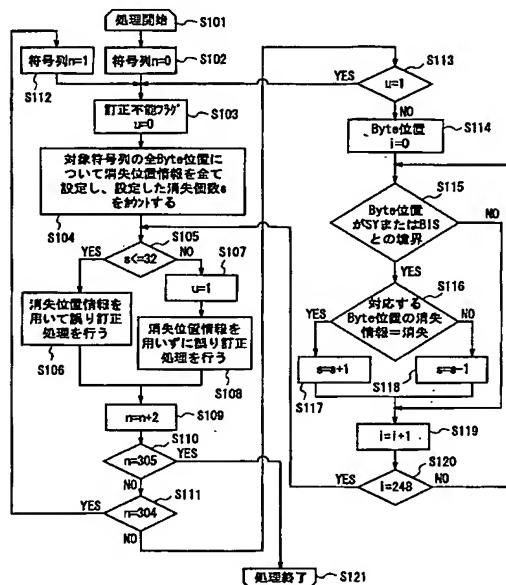
2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイドスノート」を参照。

(71) 出願人(米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒571-8501 大阪府 門真市 大字門真 1006 番地 Osaka (JP).

(72) 発明者; および  
(75) 発明者/出願人(米国についてのみ): 松田 秀治 (MATSUDA,Syiji) [JP/JP]; 〒569-0081 大阪府 高槻

(54) Title: INTERLEAVED DATA ERROR CORRECTION METHOD AND DEVICE

(54) 発明の名称: インタリーブデータに対する誤り訂正方法および装置



S101...PROCESSING START  
 S112...CODE STRING n=1  
 S102...CODE STRING n=0  
 S103...UNCORRECTABLE FLAG u=0  
 S104...SET LOST POSITION INFORMATION IN ALL BYTE POSITIONS OF THE OBJECT CODE STRING AND COUNT THE NUMBER S OF THE SET LOST POSITIONS  
 S106...PERFORM ERROR CORRECTION BY USING LOST POSITION INFORMATION  
 S108...PERFORM ERROR CORRECTION WITHOUT USING LOST POSITION INFORMATION  
 S114...BYTE POSITION I=0  
 S115...BYTE POSITION IS AT BOUNDARY WITH SY OR BIS  
 S116...LOST INFORMATION ON CORRESPONDING BYTE POSITION = LOST  
 S121...PROCESSING END

(57) Abstract: An error correction method for performing error correction to an error correction unit block containing interleaved main data. A code string is rearranged according to the error correction order. Only at every byte position of a code string at the boundary between the main data area and the sub-data area or the SY area, it is judged whether corresponding lost position information indicates that data is lost and lost position information is set only at a position where new lost position information is acquired. For the other byte positions, lost position information of the same byte position of the code string preceding n the error correction order is set. However, if the preceding

[統葉有]

WO 2004/109694 A1



---

code string is an uncorrectable code string, the error correction order sets lost position information for all the byte positions of the code string next to the uncorrectable code string. The lost position information is set for the next code string and after until the object byte position becomes the next boundary between the main data area and the sub-data area or the SY area. Thus, it is possible to reduce the time required for error correction.

(57) 要約: メインデータにインターブがかけられた誤り訂正単位ブロックに対して誤り訂正を行う誤り訂正方法において、符号列を誤り訂正順に並び替えた上で、メインデータ領域とサブデータ領域またはSY領域の境界部分の符号列の全Byte位置に対してのみ、対応する消失位置情報がデータの消失を示すか否かを判定し、新たに消失位置情報を取得する箇所のみ、消失位置情報を設定する。それ以外のByte位置に対しては、誤り訂正順序が前の符号列の同じByte位置の消失位置情報を設定する。ただし、前の符号列が誤り訂正不能符号列の場合は、誤り訂正順序がその誤り訂正不能符号列の次の符号列の全Byte位置に対して消失位置情報を設定し、それ以後の符号列に対しては、対象Byte位置がメインデータ領域とサブデータ領域またはSY領域の次の境界部分になるまで、その消失位置情報を設定する。これにより、誤り訂正処理の時間を短縮することができる。

## 明 紹 書

## インターブデータに対する誤り訂正方法および装置

## 5 技術分野

本発明は、誤り訂正方法および誤り訂正装置に関し、特にインターブデータに対する誤り訂正方法及び誤り訂正回路に関する。

## 背景技術

10 従来、デジタルデータの記録／再生を行うシステムでは、再生時もしくは記録時に、データ中に誤りが発生することがあることから、その誤りを検出して訂正を行う処理が必要になる。このような誤りの訂正処理に用いられる誤り訂正符号としてリードソロモン符号が公知である。

以下、リードソロモン符号を用いて、光媒体であるDVDに記録されているデータを誤り訂正する場合を例にとり、従来の誤り訂正方法について第1図を用いて説明する。第1図は、DVDに記録されたデータを誤り訂正単位ブロック（ECCブロック）に分けたことを示す図である。

まず、リードソロモン符号化されたデータをリードソロモン復号し、第1図に示すC1方向もしくはC2方向について誤り訂正を行う。このとき、リードソロモン復号したデータから位置多項式及び数値多項式を生成し、それらの根を求めることにより誤り位置及び誤り数値を算出する。そして、各符号列において誤り訂正能力を超える誤りが存在する場合は、その符号列を訂正不能符号列とし、この訂正不能符号列に関する情報を消失位置情報として記憶しておく。C1方向もしくはC2方向について、1 ECCブロック中の全ての符号列に対する誤り訂正が完了した後、前回と異なる方向について、前記消失位置情報を用いて誤り訂正を行う。このように、予め誤りデータの位置が分かっている場合には、誤りデータの位置を示す消失位置情報を利用することで、前記多項式を生成する際には、数値多項式のみを求めることが可能となる。その結果、誤り訂正能力を向上させることができる。なお、これは、DVDにおいては、データの記録順序と符号列

順序とが、同じC 1方向であるため、消失位置情報設定は1 ECC ブロック内で全て同じとなることを利用している。

例えば、第2図に示すように、最初に、C 1方向について誤り訂正を行い、50、90、130、200 符号列目が訂正不能符号列であったとする。この場合、  
5 第3図に示すように、次回の誤り訂正方向であるC 2方向の誤り訂正を行うときに、前回の訂正不能符号列を示す消失位置情報をもとに50、90、130、200 Byte 目を消失位置と指定することで、C 2方向の誤り訂正能力を向上させることができる。

しかしながら、DVDのように記録されているデータの記録順序と符号化順序  
10 とが同じであれば、記録データの高密度化が進むにつれ、ディスク表面についた汚れが原因で生じる連続したデータ誤り（バースト誤り）に対する誤り訂正能力が低下してしまう。従って、データ中に大規模なバースト誤りが発生した場合においても誤り訂正能力を落とさないために、誤り訂正を行うデータに対してインタリープをかける誤り訂正方式が提案されている（特表 2002-521789（P2002-  
15 521789A））。

この誤り訂正方式では、ECC ブロック中のデータの記録順序と符号化順序とを直交させた上で、誤り訂正を行うデータを、情報を記録するメインデータ（MD）と、メインデータの消失位置情報を算出するために用いるサブデータ（SD）とに分け、メインデータにインタリープをかける。このようにインタリープをかけたデータを記録する高密度光ディスクのRewritable 領域のECC ブロックを第4(a)～(c)図に示す。第4(a)図に示すように、ECC ブロックには32 Byte のパリティデータ領域が付与されているため、メインデータの誤り訂正時には、1 符号列毎に32 個所までの消失位置情報設定が可能である。なお、第4(b)図中の“SY”はSYNC 検出に用いる位置情報を記録する符号列を示す。  
20 また、第4(a)～(c)図に示すメインデータのサイズ及びパリティデータのサイズは、あくまでも一例であり、これに限るものではない。

以下、第4図に示すECC ブロックに対する誤り訂正処理について説明する。まず、サブデータに対して誤り訂正を行い、その訂正結果を元にメインデータの消失位置情報を算出する。そして、この消失位置情報をメインデータの誤り訂正

時に使用する。これにより、メインデータに対する誤り訂正能力を向上させることができる。なお、サブデータ間、またはS Yとサブデータ間の領域のメインデータは、全て同じ消失位置情報となる。例えば、第4(b)図のサブデータAとサブデータBに誤りが存在し、誤り訂正が行われたときは、サブデータAとBに挟まれたメインデータ領域 $\alpha$ にバースト誤りが発生していると見なす。そして、メインデータの誤り訂正時には、サブデータAとBから算出した消失位置情報を $\alpha$ 領域のメインデータの消失位置情報として設定する。なお、第4図に示すECCプロックでは、メインデータに対して、行方向（データ記録順序）についてインタリープがかけられているため、列方向（符号化順序）に対する消失位置情報の設定は、第1図に示すECCプロックとは異なり、1 ECCプロック内で全て同じとはならない。従って、1 符号列毎に消失位置情報を設定する必要がある。このため、ECCプロック内のメインデータを一度訂正するために9, 728(32 × 304)回の消失位置情報設定が必要となる。

以上のように、予め分かっている消失位置情報を用いて誤り訂正を行う誤り訂正方式を実現する誤り訂正装置も提案されている。この種の誤り訂正装置としては、中央演算装置(CPU)が誤り訂正回路に消失位置情報を設定するもの(第1の誤り訂正装置)と、消失位置情報を格納するメモリ回路に誤り訂正回路自体がアクセスして消失位置情報を取得するもの(第2の誤り訂正装置)とが提案されている。

しかしながら、上述に示す誤り訂正装置では、以下に示す問題が生じる。まず、第1の誤り訂正装置では、第4図に示すようなインタリープをかけたデータに対して誤り訂正を行う場合、CPUから誤り訂正回路に対して、9, 728回の消失位置設定が必要となる。このため、CPUの全処理に対する誤り訂正処理の処理時間が他の処理に比べて長くなり、誤り訂正装置を集積回路で構成する際に、集積回路全体のパフォーマンスが著しく低下する。

また、第2の誤り訂正装置では、予め消失位置情報が格納されたメモリ回路に誤り訂正回路自身がアクセスして消失位置情報を取得することから、第4図に示すようなインタリープをかけたデータに対して誤り訂正を行う場合、消失位置情報を取得するためのアクセスが1符号列につき248回発生する。すなわち、全

てのメインデータを誤り訂正するのに 75, 392 回のアクセスが発生し、誤り訂正処理に膨大な時間を費やすことになる。

以上のように、上記第 1、2 の誤り訂正装置では、誤り訂正処理に膨大な時間がかかるという問題が生じる。

5 このことから、本発明では、インタリープがかけられたデータを誤り訂正する方法において、誤り訂正処理にかかる時間の短縮化を図ることを目的とする。さらに、インタリープがかけられたデータを誤り訂正する装置において、誤り訂正処理にかかる時間の短縮化を図ることを目的とする。

## 10 発明の開示

本発明の請求の範囲第 1 項に係る誤り訂正方法は、インタリープがかけられ、複数の符号列からなるデータに対して誤り訂正を行う誤り訂正方法において、前記各符号列中の誤りをつきとめるための手掛けかりを与えるステップと、前記符号列を誤り訂正を行う順序に並び替える並び替えステップと、誤り訂正を行う符号列を対象符号列とし、前記手掛けかりを与えるステップにて与えられた前記対象符号列の前記手掛けかりと、誤り訂正順序が前記対象符号列より前の符号列を誤り訂正するときに用いた前記手掛けかりとの比較を行い、その比較結果に従って、前記対象符号列の誤りをつきとめるために用いる前記手掛けかりとして、前記対象符号列の前記手掛けかりを用いるか、誤り訂正順序が前記対象符号列より前の符号列を誤り訂正するときに用いた前記手掛けかりを再び用いるかを判定する判定ステップと、前記手掛けかりを用いて、前記データを符号列毎に誤り訂正する誤り訂正ステップと、を含むことを特徴とする。

本発明によれば、誤りをつきとめるための手掛けかりを用いてインタリープがかけられたデータを誤り訂正する誤り訂正方法において、前記データの誤り訂正処理時間を短縮することができる。

また、本発明の請求の範囲第 2 項に係る誤り訂正方法は、請求の範囲第 1 項に記載の誤り訂正方法において、前記対象符号列の誤りをつきとめる手掛けかりは、前記対象符号列に対して誤り訂正を行う前に決定することを特徴とする。

また、本発明の請求の範囲第 3 項に係る誤り訂正方法は、請求の範囲第 1 項に

記載の誤り訂正方法において、前記並び替えステップでは、前記データの符号列順序を少なくとも 2 列以上の間隔で入れ替えることを特徴とする。

また、本発明の請求の範囲第 4 項に係る誤り訂正方法は、請求の範囲第 1 項に記載の誤り訂正方法において、前記手掛けりから、前記対象符号列が誤り訂正不能か否かを判定する第 1 の誤り訂正不能判定ステップを含み、前記第 1 の誤り訂正不能判定ステップでの判定結果が誤り訂正不能を示す場合、前記手掛けりを用いずに誤り訂正を行うことを特徴とする。

また、本発明の請求の範囲第 5 項に係る誤り訂正方法は、請求の範囲第 4 項に記載の誤り訂正方法において、誤り訂正順序が前記対象符号列より前の符号列が誤り訂正不能であったか否かを判定する第 2 の誤り訂正不能判定ステップを含み、前記第 2 の誤り訂正不能判定ステップでの判定結果が誤り訂正不能を示す場合、前記対象符号列を、前記対象符号列の前記手掛けりを用いて誤り訂正することを特徴とする。

また、本発明の請求の範囲第 6 項に係る誤り訂正方法は、請求の範囲第 1 項に記載の誤り訂正方法において、前記データは、光媒体に記憶されているデータであることを特徴とする。

また、本発明の請求の範囲第 7 項に係る誤り訂正装置は、インタリープがかけられ、複数の符号列からなるデータに対して誤り訂正を行う誤り訂正装置において、誤り訂正を行うデータを格納する第 1 のメモリ回路と、前記第 1 のメモリ回路から前記誤り訂正回路へ転送されるデータを誤り訂正の順序に並び替える制御を行う第 1 の制御回路と、前記第 1 のメモリ回路に格納されたデータを、前記符号列中の誤りをつきとめるための手掛けりを用いて符号列毎に誤り訂正する誤り訂正回路と、前記誤り訂正回路がデータの誤り訂正時に用いた手掛けりを記憶する記憶装置と、前記対象符号列の前記手掛けりと、誤り訂正順序が前記対象符号列より前の符号列を誤り訂正するときに用いられ前記記憶装置に保持されている前記手掛けりとを比較する比較器と、前記制御回路は、誤り訂正を行う符号列順序を少なくとも 2 列以上の間隔で入れ替え、前記誤り訂正回路は、前記比較器の比較結果に従って、前記対象符号列の誤りをつきとめるための前記手掛けりとして、前記対象符号列の前記手掛けり、または、前記誤り訂正順序が前記対象符号

列より前の符号列を誤り訂正するときに用いた前記手掛かりを用いて、前記対象符号列を誤り訂正することを特徴とする。

本発明によれば、誤りをつきとめるための手掛かりを用いてインタリープがかけられたデータを誤り訂正する誤り訂正装置において、前記データの誤り訂正処理時間を短縮することができる。  
5

また、本発明の請求の範囲第8項に係る誤り訂正装置は、請求の範囲第7項に記載の誤り訂正装置において、前記手掛かりを格納する第2のメモリ回路と、前記第2のメモリ回路から前記手掛かりを読み出して転送する制御を行う第2の制御回路とを備えることを特徴とする。

10 また、本発明の請求の範囲第9項に係る誤り訂正装置は、請求の範囲第7項に記載の誤り訂正装置において、前記記憶装置は、レジスタ群を備えることを特徴とする。

また、本発明の請求の範囲第10項に係る誤り訂正装置は、請求の範囲第9項に記載の誤り訂正装置において、前記レジスタ群は、前記第2のメモリ回路から前記第2の制御回路を介して取得した前記手掛かりを保持することを特徴とする。  
15

また、本発明の請求の範囲第11項に係る誤り訂正装置は、請求の範囲第10項に記載の誤り訂正装置において、前記レジスタ群は、前記第2のメモリ回路から取得した前記手掛かりの個数を保持する第1のレジスタと、前記第2のメモリ回路から取得した前記手掛かりを保持する第2のレジスタとを備えることを特徴とする。  
20

また、本発明の請求の範囲第12項に係る誤り訂正装置は、請求の範囲第11項に記載の誤り訂正装置において、前記第2のレジスタは、シフトレジスタであることを特徴とする。

また、本発明の請求の範囲第13項に係る誤り訂正装置は、請求の範囲第8項に記載の誤り訂正装置において、前記第2の制御回路は、前記レジスタ群に格納されている情報を元に前記第2のメモリ回路から前記手掛かりを読み出す際に用いるアドレスを生成することを特徴とする。  
25

また、本発明の請求の範囲第14項に係る誤り訂正装置は、請求の範囲第8項に記載の誤り訂正装置において、前記データ比較器は、前記第2のメモリ回路に

保持されている前記手掛かりと、前記第2のレジスタに保持されている前記手掛かりとを比較することを特徴とする。

また、本発明の請求の範囲第15項に係る誤り訂正装置は、請求の範囲第7項に記載の誤り訂正装置において、前記第1の制御回路は、前記第1のメモリ回路から前記誤り訂正回路に対して、誤り訂正を行うデータを2符号列以上同時に転送するような制御を行い、前記誤り訂正回路は、データを2符号列以上同時に受信可能な手段を有することを特徴とする。

また、本発明の請求の範囲第16項に係る誤り訂正装置は、請求の範囲第7項に記載の誤り訂正装置において、前記データは光媒体に記憶されているデータであることを特徴とする。

#### 図面の簡単な説明

第1図は、DVD上のECCブロックの構成例を示す図である。

第2図は、第1図に示すECCブロックのC1方向についての誤り訂正実施例を示す図である。

第3図は、第1図に示すECCブロックのC2方向についての誤り訂正実施例を示す図である。

第4(a)～(c)図は、インタリープをかけたデータを記録する高密度光ディスク上のRewritable領域のECCブロックの構成例を示す図である。

第5図は、第4図に示すECCブロック中のメインデータに対して行う誤り訂正処理の手順を示すフローチャート図である。

第6図は、本発明の実施の形態1にかかる誤り訂正装置の構成例を示す概略図である。

第7図は、第6図に示す誤り訂正装置内のメインデータの転送順序を示す模式図である。

第8図は、第6図に示す誤り訂正装置内のメインデータの誤り訂正処理順序を示す模式図である。

#### 発明を実施するための最良の形態

## (実施の形態 1)

本発明の実視の形態 1 について、第 5 図～第 8 図を用いて説明する。本実施の形態 1 に係る誤り訂正方法は、第 4 図に示すインタリープがかけられた ECC ブロック内のデータに対して誤り訂正を行う誤り訂正方法である。よって、まず、  
5 従来例で説明したように、サブデータに対して誤り訂正を行い、次に、その訂正  
結果を元にメインデータの消失位置情報を算出し、その情報をメインデータの  
誤り訂正時に使用する。すなわち、この消失位置情報がメインデータの各符号列  
10 の誤りをつきとめるための手掛かりとなる。なお、ECC ブロック中のデータが  
リードソロモン符号化されている場合は、リードソロモン復号時に算出される位  
置多項式から得られる誤り位置情報を元に特定のアルゴリズムで計算した結果が  
消失位置情報となる。

以下、メインデータの誤り訂正処理手順について第 5 図のフローチャート図を用いて詳細に説明する。まず、符号列 0 の全 Byte 位置についての消失位置情報を設定し、符号列 0 中のデータ消失個数 S をカウントする（ステップ S 104）。  
15 なお、ステップ S 104 の処理前に、符号列が誤り訂正不能か否かを示す誤り訂正不能フラグを初期化しておく（ステップ S 103）。ステップ S 104 でカウントしたデータ消失個数 S が 32 個以下の場合は、消失位置情報を用いて誤り訂正を行う（ステップ S 106）。一方、データ消失個数 S が 32 個以上の場合は、誤り訂正不能フラグを 0 から 1 にし（ステップ S 107）、消失位置情報を用いて誤り訂正を行う（ステップ S 108）。これは、第 4 図に示すように ECC ブロックでは、パリティデータ部分が 32 Byte であることから、データ消失個数 S が 32 個以下の場合は消失位置情報を用いてデータを誤り訂正することができるが、データ消失個数 S が 32 個以上の場合は消失位置情報を用いてデータを誤り訂正することができないからである。次に、誤り訂正が終了した符号列数  
20 を 2 インクリメントする（ステップ S 109）。これは、誤り訂正を行う符号列の順序が 1 つ飛ばしになるようにインタリープがかけられているため、符号列を誤り訂正順に並び替える。すなわち、符号列 0 の誤り訂正後、偶数符号列（符号列 2, 4, 6, 8, …, 304）の誤り訂正を行い、その後で、奇数符号列（符号列 1, 3, 7, 9, …, 303）の誤り訂正を行う、というように符号列の順序に並び替え

る。符号列を誤り訂正順に並び替えると符号列 1 は 1 5 2 番目の誤り訂正順序になる。なお、本実施の形態においては、第 4 図に示す ECC ブロックに対して誤り訂正を行う場合について説明するため、ステップ S 109 で 2 インクリメントするが、インクリメントする数は、誤り訂正を行う符号列が誤り訂正順序でいくつ飛ばしで並んでいるかに依存する。例えば、誤り訂正を行う符号列が 2 つ飛ばしに並んでいる場合は、ステップ S 109 で符号列を 3 インクリメントする。ステップ S 109 の処理後、インクリメントした符号列数が 305 のとき ( $n = 305$ ) 、すべての符号列に対して消失位置情報の設定が終了したと判定する (ステップ S 110)。一方、インクリメントした数が 305 でなかったとき、偶数符号列に対する消失位置情報の設定が終了したか否かを判定する (ステップ S 111)。ステップ S 111 の判定結果が “Yes” のとき、符号列 1 の全 Byte 位置についての消失位置情報の設定を開始する。一方ステップ S 111 の判定結果が “No” のとき、前回誤り訂正処理した符号列が訂正不能であったかどうかを判定する (ステップ S 113)。本実施の形態 1 では、1 つ前の符号列、すなわち、ステップ S 109 のインクリメントの結果が  $n = 2$  であれば、符号列 0 が誤り不能符号列か否かを判定する。ステップ S 113 の判定結果が “Yes” のときはステップ S 103～ステップ 108 の処理を繰り返して、対象符号列の消失位置情報を設定するとともに、データ消失個数をカウントする。一方、ステップ S 113 の判定結果が “No” のときは、対象符号列のすべての Byte 位置に対して Byte 位置  $i = 0$  から順に (ステップ S 114)、サブデータ領域または SY 領域との境界を示すか否かを判定する (ステップ S 115)。これは、サブデータ間、またはサブデータと SY の間の領域のメインデータは消失位置情報が同じであることから、メインデータ領域とサブデータ領域または SY 領域との境界のみの消失位置情報を設定するためである。具体的には、符号列を誤り訂正順に並び替えたとき、符号列 0、符号列 38、符号列 76、符号列 114、符号列 152、符号列 190、符号列 228、及び符号列 266 の符号列の Byte 位置が、サブデータ領域または SY 領域との境界であると判定する。ステップ S 115 の判定結果が “No” のときは、前の符号列の同じ Byte 位置の消失位置情報を用いることから、ステップ S 119 に進み、次の Byte 位置がサブ

データ領域またはSY領域との境界であるかを判定する。一方、ステップS115の判定結果が“Yes”的なとき、すなわち、Byte位置がサブデータ領域との境界であるときは、対象符号列の対象Byte位置の消失位置情報が消失を示しているか否かを判定する（ステップS116）。ステップS116の判定結果が、消失を示していた場合は、消失個数をインクリメントし（ステップS117）、消失を示していなかった場合は、消失個数をデクリメントする（ステップS118）。以上のステップS115～S118の動作を1符号列の最終Byte（ $i = 248$ ）まで繰り返し（ステップS119）、1符号列の最終Byteまで消失情報設定が終了したら（ステップS120）、ステップS105の処理に進み、誤り訂正を行う。

以上のように、本実施の形態1に係る誤り訂正方法では、ECCブロック中の符号列0と符号列1に対しては、対応する消失位置情報をすべてのByte位置に対して設定する。そして、符号列を誤り訂正順に並び替えた上で、メインデータ領域とサブデータ領域またはSY領域の境界部分の符号列の全Byte位置に対して、対応する消失位置情報がデータの消失を示すか否かを判定し、新たに消失位置情報を取得する箇所のみ、消失位置情報を設定する。それ以外のByte位置に対しては、誤り訂正順序が前の符号列の同じByte位置の消失位置情報を設定する。ただし、前の符号列が誤り訂正不能符号列の場合は、誤り訂正順序がその誤り訂正不能符号列の次の符号列の全Byte位置に対して消失位置情報を設定し、それ以降の符号列においては、対象Byte位置がメインデータ領域とサブデータ領域またはSY領域の境界部分になるまで、その消失位置情報を再設定する。これにより、全符号列の全箇所について消失位置情報を設定する場合に較べて、消失位置情報設定回数を低減して、誤り訂正処理の時間を短縮することができる。

統いて、以上のような誤り訂正方式を実現する誤り訂正装置について第6図～第8図を用いて説明する。第6図は誤り訂正装置の構成例を示すブロック図である。第6図に示すように、誤り訂正装置は、第1のメモリ回路61と、第2のメモリ回路62と、第1の制御回路63と、第2の制御回路64と、誤り訂正回路65と、データ比較器66と、レジスタ群67と、第3の制御回路68とを備え

る。レジスタ群67は、第1のレジスタ67aと、第2のレジスタ67bと、第3のレジスタ67cと、第4のレジスタ67dとを備える。第1のメモリ回路61は誤り訂正を行うデータを格納する。第1の制御回路63は第1のメモリ回路61から誤り訂正回路65へのデータ転送を制御する。誤り訂正回路65は第1の制御回路63から転送されるデータを誤り訂正する。なお、誤り訂正回路65は、2符号列以上のデータを受信する受信手段（図示せず）を備える。例えば、受信手段として2符号列以上のデータを保持する保持回路を備える。第2のメモリ回路62は誤り訂正に関する情報を格納する。本実施の形態1においては消失位置情報を格納する。第2の制御回路64は第2のメモリ回路62からレジスタ群67への情報の転送を制御する。第1のレジスタ67aは第2のメモリ回路64から取得した情報（パラメータ値）の個数を保持する。パラメータ値とは消失位置情報を指すことから、パラメータ値の個数とは消失位置情報の個数のことを意味する。第2のレジスタ67bは、シフトレジスタであり、第2のメモリ回路62から取得した消失位置情報をパラメータ値として保持する。データ比較器66は、第2のレジスタ67bに格納されているパラメータ値と、第2のメモリ回路62から転送されるパラメータ値とを比較する。なお、第2のレジスタ67bをシフトレジスタとして、パラメータ値毎にデータ比較器66を備える必要がなく、シフトさせた1つのパラメータ値毎に比較を行えばよいため、誤り訂正装置の回路規模を削減することができる。第3のレジスタ67cは第3の制御回路68がカウントした符号列数を保持する。第4のレジスタ67dは第3の制御回路68がカウントしたByte数を保持する。

また、上述の各回路は内部バスによって相互に接続される。内部バスは、アドレスバス、データバスの他、リードストローブ、ライトストローブ、リセット信号等の制御バスによって構成される。

以上のように構成される誤り訂正装置で、第4図に示すECCブロックに対して誤り訂正を行う場合の動作について、以下説明する。

まず、第1のメモリ回路61に格納されているデータが第1の制御回路63の制御に基づいて誤り訂正回路65に転送される。第7図に誤り訂正回路65へのデータ転送順序設定例を示す。第7図に示すように、データ転送順序は、1符号

列づつ（0符号列目、1符号列目、2符号列目、…、303符号列目）ではなく間の1符号列を飛ばした順序（0符号列目、2符号列目、4符号列目、…、302符号列目、1符号列目、3符号列目、…、303符号列目）に設定される。これは、第4図に示すECCブロックでは、符号列が、符号化した順に対して2つ飛ばしになるように、データにインタリーブがかけられているためである。すなわち、第1の制御回路63は、符号列を2列以上間隔で並び替える。

誤り訂正回路65は、第1の制御回路63を介して転送される順にデータを誤り訂正する。以下、誤り訂正処理について第8図を用いて説明する。第8図はメインデータの誤り訂正順序イメージ図を示す。まず、サブデータに対して誤り訂正を行い、その誤り訂正結果をもとにメインデータの消失位置情報を算出する。その消失位置情報は第2のメモリ回路62に格納される。サブデータの誤り訂正後、誤り訂正回路65には、第1のメモリ回路61から第1の制御回路63を介して、まず、メインデータの符号列0が転送される。誤り訂正回路65は、符号列0が転送されると同時に、第2のメモリ回路62から第2の制御回路64を介して符号列0に対応した248Byte全ての消失位置情報を取得する。そして、誤り訂正回路65は符号列0から順に誤り訂正を行う。このとき、第3の制御回路68は、消失位置情報を元にデータ消失個数をカウントする。カウント結果は第1のレジスタ67aに格納される。消失個数が32個を超えた場合、消失位置情報を用いて誤り訂正を行う。誤り訂正回路65が用いた消失位置情報はレジスタ67bに格納される。一方、消失個数が32個を超えた場合、誤り訂正不能として、消失位置情報を用いずに誤り訂正を行う。誤り訂正時に設定された消失位置情報は第2のレジスタ67bが保持する。

次に、第1の制御回路63は、実際の記録ディスクに格納される符号列の順序とは異なり、1符号列分を飛ばした符号列2を誤り訂正回路65に転送する。誤り訂正回路65は、符号列2を誤り訂正するとき、符号列0の誤り訂正時に第2のレジスタ67bに格納した消失位置情報を再利用して誤り訂正を行う。これは、第4(b)図に示したように、0符号列～37符号列までは消失位置情報が同じであるからである。ただし、メインデータ領域とサブデータ領域またはSY領域との境界部分の符号列のときは、すでに取得済みの消失位置情報を再利用すること

5 ができないため、新たに、第2のメモリ回路62から第2の制御回路64を介して対象符号列に対応した消失位置情報を取得して誤り訂正を行う。なお、消失位置情報を読み出すために必要なアドレスは、レジスタ群67に格納されている情報元に第2の制御回路64が生成する。第4図に示すECCブロックにおいて  
10 は、誤り訂正順序に符号列を並び替えたとき、38符号列、76符号列、114符号列、152符号列、190符号列、228符号列、及び266符号列が境界部分の符号列にあたる。境界部分の符号列であるか否かは、第3の制御回路68が判定する。また、対象符号列の前の符号列中のデータ消失箇所が32個を超えていた場合、誤り訂正順序が次の符号列（対象符号列）に対して、新たに、第2のメモリ回路62から第2の制御回路64を介して消失位置情報を取得する。

15 データ比較器66は、第2のメモリ回路64から読み出す必要のある符号列の全Byte位置、すなわち、第8図に示す消失位置情報を取得する必要がある箇所について、第2のメモリ回路62に格納されているパラメータ値と、第2のレジスタ67bに保持されているパラメータ値を比較する。なお、比較したByte数については、第3の制御回路68がカウントし、カウント結果は第4のレジスタ67dが保持する。さらに、消失位置情報から得られるデータの消失個数についても第3の制御回路68がカウントし、カウント結果は第1のレジスタ67aが保持する。第3の制御回路68は、この比較結果に基づいて、すでに第2のレジスタ67bに保持されている消失位置情報については、消失位置情報を第2のメモリ回路62から読み出す必要ないと判定し、誤り訂正回路65は第2のレジスタ67bに保持されている消失位置情報を用いて誤り訂正を行う。

20 以上のように、本実施の形態1に係る誤り訂正装置は、ECCブロック中の符号列0と符号列1に対しては、対応する消失位置情報をすべて第2のメモリ回路62から読み出す。そして、符号列を誤り訂正順に並び替えた上で、メインデータ領域とサブデータ領域またはSY領域の境界部分の符号列の全Byte位置に対して、第2のメモリ回路62と第2のレジスタ67bとに格納されている消失位置情報を比較し、新たに消失位置情報を取得する箇所のみ、第2のメモリ回路62にアクセスして消失位置情報を取得する。ただし、対象符号列の前の符号列が誤り訂正不能符号列の場合は、誤り訂正順序が次の符号列（対象符号列）に対

応する消失位置情報を第2のメモリ回路62から読み出す。これにより、全符号列の全箇所について消失位置情報を設定する場合に較べて、消失位置情報設定回数を低減して、誤り訂正処理の時間を短縮することができる。

なお、第6図に示す誤り訂正装置は、2つのメモリ回路と、3つの制御回路と、  
5 2つのレジスタとを備えるようにしたが、これらの数は第6図に示す数に限るものではない。例えば、1つの回路で構成するようにしても良いし、2つ以上の回路で構成するようにしても良い。

また、実施の形態1においては、第6図に示す第2のレジスタ67bはシフトレジスタであることとして説明したが、本発明はこれに限るものではない。

10

#### 産業上の利用可能性

インターリーブがかけられたデータを記録または再生する高密度光ディスク記録再生装置の利用に適している。

## 請求の範囲

1. インタリープがかけられ、複数の符号列からなるデータに対して誤り訂正を行う誤り訂正方法において、

5 前記各符号列中の誤りをつきとめるための手掛けかりを与えるステップと、  
前記符号列を誤り訂正を行う順序に並び替える並び替えステップと、  
誤り訂正を行う符号列を対象符号列とし、前記手掛けかりを与えるステップにて与えられた前記対象符号列の前記手掛けかりと、誤り訂正順序が前記対象符号列より前の符号列を誤り訂正するときに用いた前記手掛けかりとの比較を行い、  
10 その比較結果に従って、前記対象符号列の誤りをつきとめるために用いる前記手掛けかりとして、前記対象符号列の前記手掛けかりを用いるか、誤り訂正順序が前記対象符号列より前の符号列を誤り訂正するときに用いた前記手掛けかりを再び用いるかを判定する判定ステップと、  
前記手掛けかりを用いて、前記データを符号列毎に誤り訂正する誤り訂正ステップと、を含むことを特徴とする誤り訂正方法。

15 2. 請求の範囲第1項に記載の誤り訂正方法において、

前記対象符号列の誤りをつきとめる手掛けかりは、前記対象符号列に対して誤り訂正を行う前に決定することを特徴とする誤り訂正方法。

3. 請求の範囲第1項に記載の誤り訂正方法において、

20 前記並び替えステップでは、前記データの符号列順序を少なくとも2列以上の間隔で入れ替えることを特徴とする誤り訂正方法。

4. 請求の範囲第1項に記載の誤り訂正方法において、

前記手掛けかりから、前記対象符号列が誤り訂正不能か否かを判定する第1の誤り訂正不能判定ステップを含み、

25 前記第1の誤り訂正不能判定ステップでの判定結果が誤り訂正不能を示す場合、前記手掛けかりを用いずに誤り訂正を行うことを特徴とする誤り訂正方法。

5. 請求の範囲第4項に記載の誤り訂正方法において、

誤り訂正順序が前記対象符号列より前の符号列が誤り訂正不能であったか否かを判定する第2の誤り訂正不能判定ステップを含み、

前記第2の誤り訂正不能判定ステップでの判定結果が誤り訂正不能を示す場合、前記対象符号列を、前記対象符号列の前記手掛かりを用いて誤り訂正することを特徴とする誤り訂正方法。

6. 請求の範囲第1項に記載の誤り訂正方法において、

5 前記データは、光媒体に記憶されているデータであることを特徴とする誤り訂正方法。

7. インタリープがかけられ、複数の符号列からなるデータに対して誤り訂正を行う誤り訂正装置において、

誤り訂正を行うデータを格納する第1のメモリ回路と、

10 前記第1のメモリ回路から前記誤り訂正回路へ転送されるデータを誤り訂正の順序に並び替える制御を行う第1の制御回路と、

前記第1のメモリ回路に格納されたデータを、前記符号列中の誤りをつきとめるための手掛かりを用いて符号列毎に誤り訂正する誤り訂正回路と、

15 前記誤り訂正回路がデータの誤り訂正時に用いた手掛かりを記憶する記憶装置と、

前記対象符号列の前記手掛かりと、誤り訂正順序が前記対象符号列より前の符号列を誤り訂正するときに用いられ前記記憶装置に保持されている前記手掛かりとを比較する比較器と、

20 前記制御回路は、誤り訂正を行う符号列順序を少なくとも2列以上の間隔で入れ替え、

前記誤り訂正回路は、前記比較器の比較結果に従って、前記対象符号列の誤りをつきとめるための前記手掛かりとして、前記対象符号列の前記手掛かり、または、前記誤り訂正順序が前記対象符号列より前の符号列を誤り訂正するときに用いた前記手掛かりを用いて、前記対象符号列を誤り訂正することを特徴とする誤り訂正装置。

8. 請求の範囲第7項に記載の誤り訂正装置において、

前記手掛かりを格納する第2のメモリ回路と、

前記第2のメモリ回路から前記手掛かりを読み出して転送する制御を行う第2の制御回路とを備えることを特徴とする誤り訂正装置。

9. 請求の範囲第 7 項に記載の誤り訂正装置において、

前記記憶装置は、レジスタ群を備えることを特徴とする誤り訂正装置。

10. 請求の範囲第 9 項に記載の誤り訂正装置において、

前記レジスタ群は、前記第 2 のメモリ回路から前記第 2 の制御回路を介して取

5 得した前記手掛かりを保持することを特徴とする誤り訂正装置。

11. 請求の範囲第 10 項に記載の誤り訂正装置において、

前記レジスタ群は、前記第 2 のメモリ回路から取得した前記手掛かりの個数を  
保持する第 1 のレジスタと、

前記第 2 のメモリ回路から取得した前記手掛かりを保持する第 2 のレジスタと

10 を備えることを特徴とする誤り訂正装置。

12. 請求の範囲第 11 項に記載の誤り訂正装置において、

前記第 2 のレジスタは、シフトレジスタであることを特徴とする誤り訂正装置。

13. 請求の範囲第 8 項に記載の誤り訂正装置において、

前記第 2 の制御回路は、前記レジスタ群に格納されている情報を元に前記第 2

15 のメモリ回路から前記手掛かりを読み出す際に用いるアドレスを生成することを  
特徴とする誤り訂正装置。

14. 請求の範囲第 8 項に記載の誤り訂正装置において、

前記データ比較器は、前記第 2 のメモリ回路に保持されている前記手掛かりと、

前記第 2 のレジスタに保持されている前記手掛かりとを比較することを特徴とす  
20 る誤り訂正装置。

15. 請求の範囲第 7 項に記載の誤り訂正装置において、

前記第 1 の制御回路は、前記第 1 のメモリ回路から前記誤り訂正回路に対して、  
誤り訂正を行うデータを 2 符号列以上同時に転送するような制御を行い、

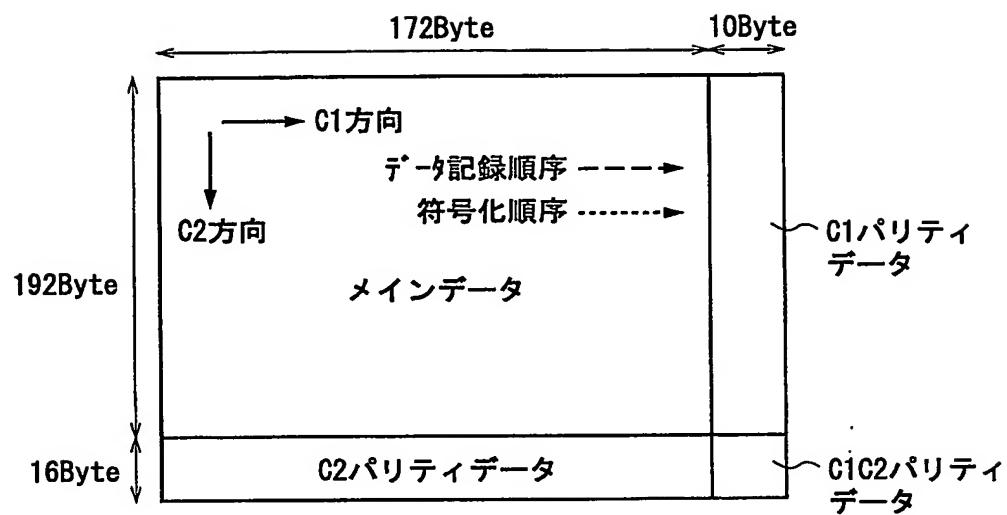
前記誤り訂正回路は、データを 2 符号列以上同時に受信可能な手段を有するこ

25 とを特徴とする誤り訂正装置。

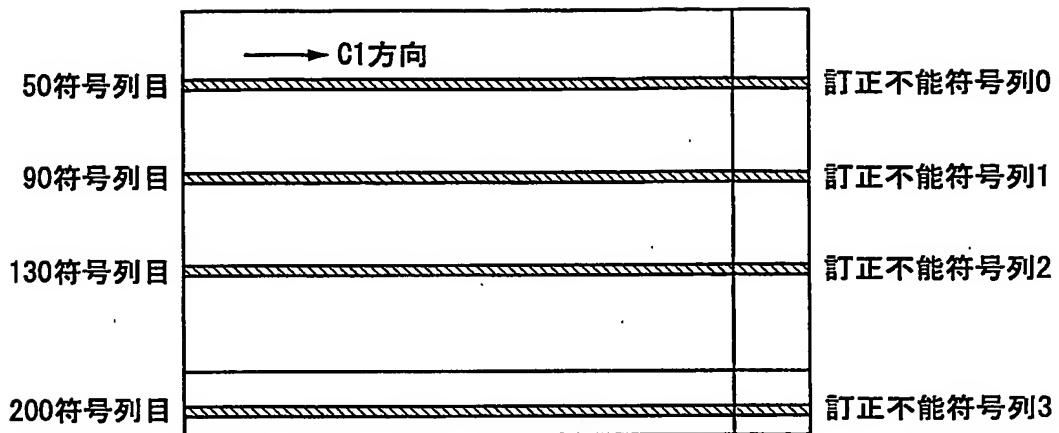
16. 請求の範囲第 7 項に記載の誤り訂正装置において、

前記データは光媒体に記憶されているデータであることを特徴とする誤り訂正  
装置。

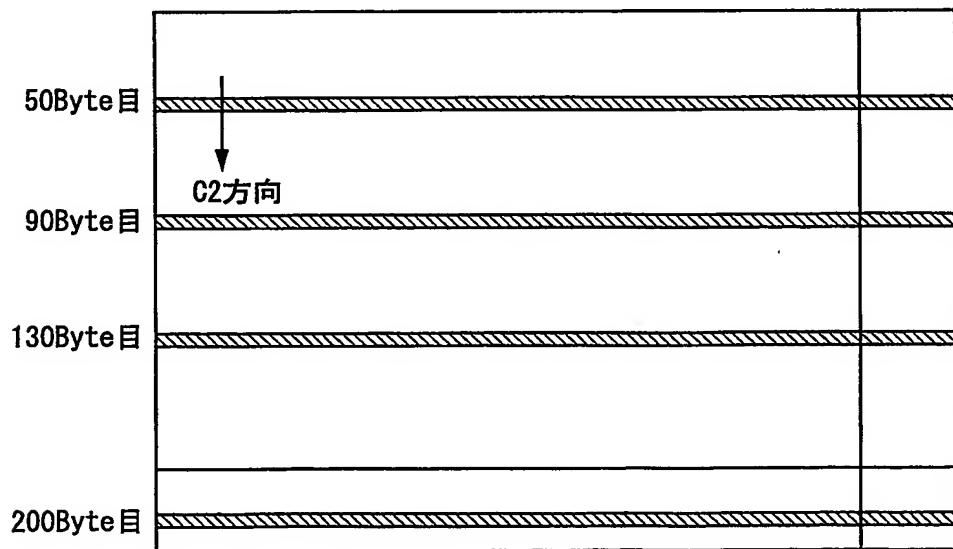
第1図



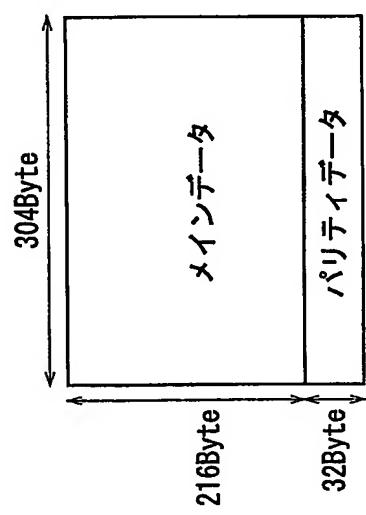
第2図



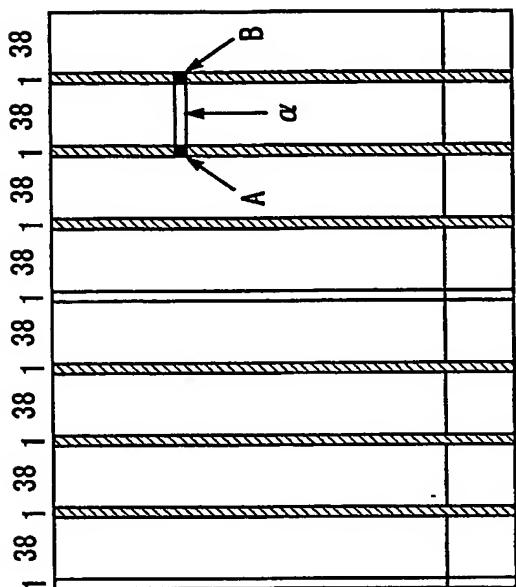
第3図



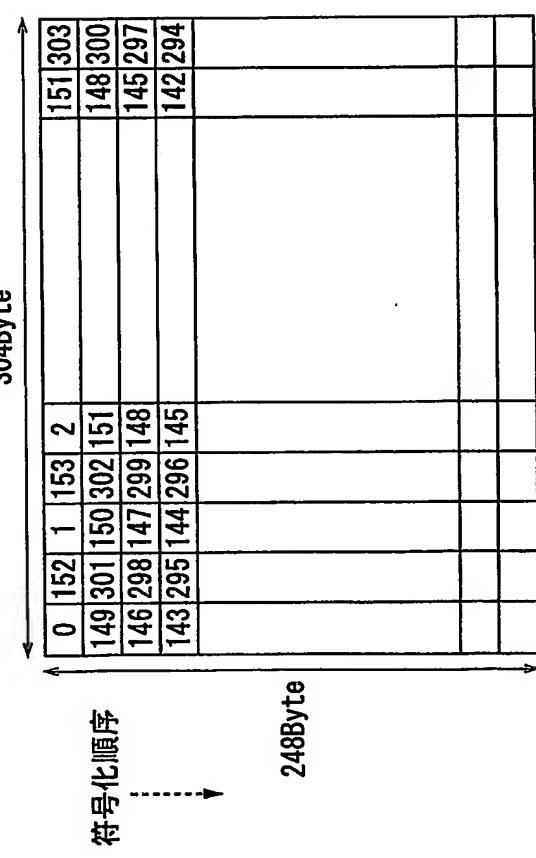
第4(a)図



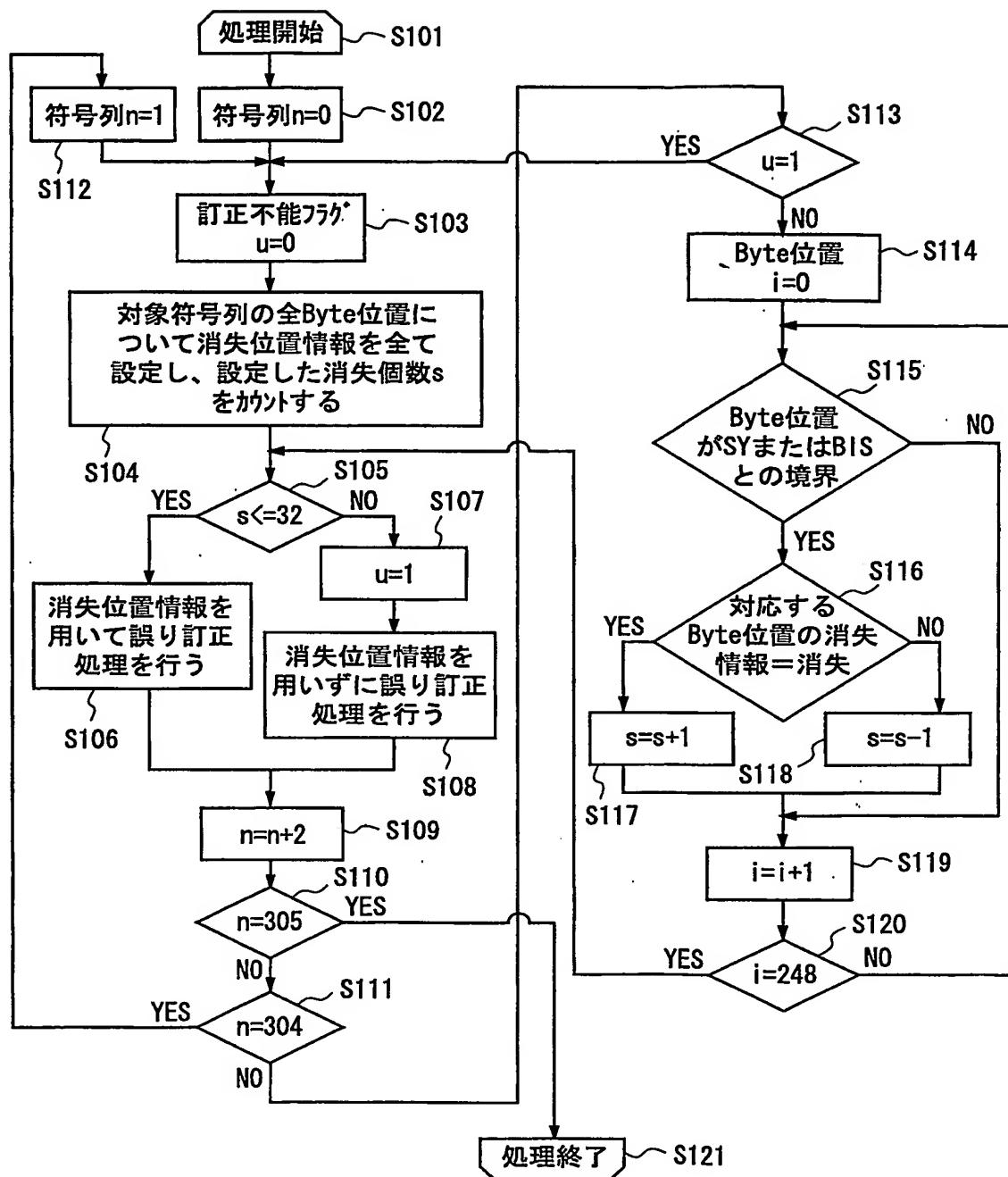
第4(b)図



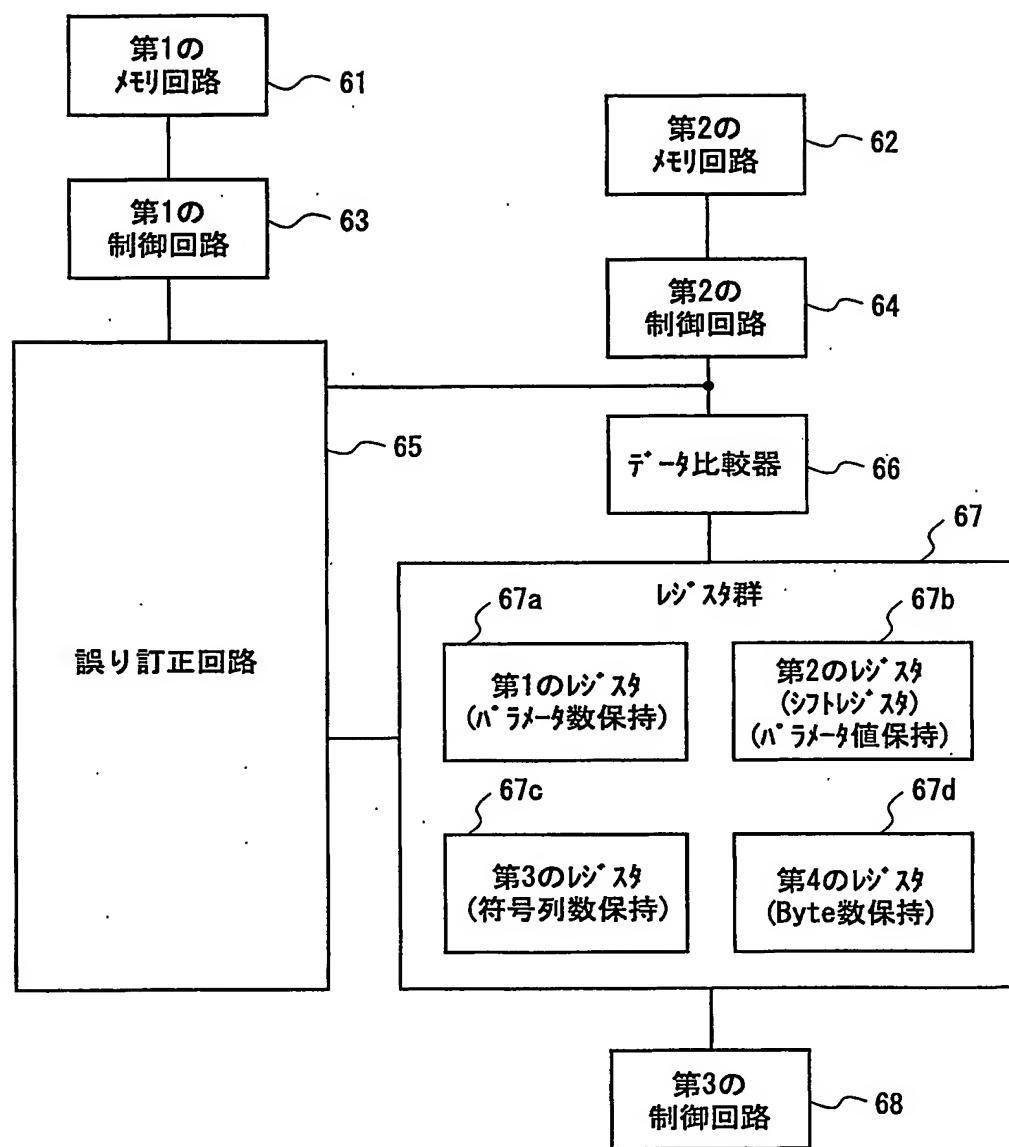
第4(c)図



第5図



第6図





第8図

 対応する消失位置情報を取得する必要がある箇所

 既に取得済みの消失位置  
情報を再利用可能な箇所

**INTERNATIONAL SEARCH REPORT**

International application No.  
PCT/JP03/06909

**A. CLASSIFICATION OF SUBJECT MATTER**  
Int.Cl<sup>7</sup> G11B20/18, G11B20/12, H03M13/27

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)  
Int.Cl<sup>7</sup> G11B20/10, G11B20/12, G11B20/14, G11B20/18, H03M13/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2003  
Kokai Jitsuyo Shinan Koho 1971-2003 Jitsuyo Shinan Toroku Koho 1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2002-367296 A (Matsushita Electric Industrial Co., Ltd.), 20 December, 2002 (20.12.02), Full text; all drawings (Family: none)	1-16
A	JP 7-123013 A (Victor Company Of Japan, Ltd.), 12 May, 1995 (12.05.95), Full text; all drawings (Family: none)	1-16
A	JP 10-190486 A (NTT Mobile Communications Network Inc.), 21 July, 1998 (21.07.98), Full text; all drawings & EP 854581 A2 & US 6081919 A	1-16

Further documents are listed in the continuation of Box C.  See patent family annex.

* "A" Special categories of cited documents: document defining the general state of the art which is not considered to be of particular relevance	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"E" earlier document but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"O" document referring to an oral disclosure, use, exhibition or other means	"&" document member of the same patent family
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 04 September, 2003 (04.09.03)	Date of mailing of the international search report 16 September, 2003 (16.09.03)
--	---

Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. C1' G11B20/18, G11B20/12, H03M13/27

## B. 調査を行った分野

## 調査を行った最小限資料 (国際特許分類 (IPC))

Int. C1' G11B20/10, G11B20/12, G11B20/14, G11B20/18,  
H03M13/00

## 最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2003年
日本国登録実用新案公報	1994-2003年
日本国実用新案登録公報	1996-2003年

## 国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2002-367296 A (松下電器産業株式会社) 2002. 12. 20 全文、全図 (ファミリーなし)	1-16
A.	JP 7-123013 A (日本ピクター株式会社) 1995. 05. 12 全文、全図 (ファミリーなし)	1-16
A	JP 10-190486 A (エヌ・ティ・ティ移動通信網株 式会社)	1-16

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

## の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

## 国際調査を完了した日

04. 09. 03

## 国際調査報告の発送日

16.09.03

## 国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

## 特許庁審査官 (権限のある職員)

早川 卓哉

5Q 3146



電話番号 03-3581-1101 内線 3590

C (続き) 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
	1998. 07. 21 全文, 全図 & EP 854581 A2 & US 6081919 A	